Seat No.: _____   *Enrolment No.______*

GUJARAT TECHNOLOGICAL UNIVERSITY

Diploma Semester -III Examination January- 2010

Subject code:331102

Subject Name: Digital Electronics

Date: 23 / 01 / 2010   **Time: 11.00 am – 1.30 pm**

Total Marks: 70

Instructions:

1. **Attempt all questions.**
2. **Make suitable assumptions wherever necessary.**
3. **Figures to the right indicate full marks.**
4. **English version is authentic.**

Q.1

(a) Convert following Binary numbers into Hex, Octal and Decimal **07**
(i) 111011.11_2 (ii) 11.111_2

(b) Perform following: **07**
(i) $(1E)_{16} + (10)_8 + (111)_2 = (\ldots\ldots)_{10}$
(ii) $(256)_{10} = (\ldots\ldots\ldots)_{16} = (\ldots\ldots)_8 = (\ldots\ldots)_2$

Q.2

(a) State and prove Demorgon's theorem. **07**

(b) Using NAND gate, realize NOR and EX-OR gates **07**

OR

(b) Using NOR gate, realize NOT, OR, AND gates **07**

Q.3

(a) Define these terms : Fan-In, Fan-Out, Noise immunity, Propagation Delay, Resolution, Figure of merit, Power dissipation **07**

(b) Simplify following using Boolean algebra **07**
(i) Y = ABC + AB'C + ABC' (ii) Y = ABC + A'B + ABC'

OR

Q.3 (a) (i) Compare CMOS and TTL ICs. **07**
(ii) Compare combinational and sequential circuits.

(b) Draw and explain TTL NAND gate with open collector output **07**

Q.4

(a) Write truth table of full adder and realize circuit using two half adders **07**

(b) Using logic gates, draw and explain circuit of 4 X 1 multiplexer. **07**

OR

Q. 4 (a) Draw Karnaugh maps for following three variables A,B,C and simplify it : **07**
(i) F=∑m(0,3,4,5,7) (ii) F=∑m(0,1,2,6) (iii) F=∑m(0,12,5,6)

(b) Using logic gates , draw and explain circuit of 3 X 8 decoder **07**

Q.5

(a) Draw and explain 4 bit binary ripple counter. **07**

(b) Write short notes on these : (i) S-R flipflop (ii) D flipflop **07**

OR

Q.5 (a) (i) Compare static and dynamic RAM **07**
(ii) Draw and explain R-2R ladder D/A converter.

(b) Using block diagram, explain successive approximation ADC **07**

****

સૂચનાઓ:

1 બધા પ્રશ્નો ફરજિયાત છે.

2 જરૂર જણાયે યોગ્ય ધારણાઓ બાંધો.

3 જમણી બાજુના આંકડા કુલ ગુણ દર્શાવે છે.

4 ઇંગ્લીશ વર્ઝનને આધારભુત ગણવાનું રહેશે.

પ્ર.1

(a) નીચેના બાયનરી નંબરોને હેક્ષ, ઓક્ટલ તથા ડેસીમલ નંબરોમાં બદલો. **07**

(i) 111011.11_2 (ii) 11.111_2

(b) આની ગણતરી કરો: (i) $(1E)_{16} + (10)_8 + (111)_2 = (\ldots\ldots)_{10}$ **07**

(ii) $(256)_{10} = (\ldots\ldots.)_{16} = (\ldots\ldots)_8 = (\ldots\ldots)_2$

પ્ર.2

(a) ડી મોર્ગન થીયરમ લખો અને સાબિત કરો. **07**

(b) NAND ગેટના ઉપયોગથી NOR અને EX-OR ગેટ બનાવો. **07**

અથવા

(b) NOR ગેટના ઉપયોગથી NOT, OR અને AND ગેટ બનાવો. **07**

પ્ર.3

(a) આની વ્યાખ્યા આપો : ફેન ઇન, ફેન આઉટ,નોઇઝ ઇમ્યુનીટી,પ્રપોગેશન ડીલે, રીઝોલ્યુશન, ફીગર ઓફ મેરીટ,પાવર ડીસીપીએશન **07**

(b) બુલીયન એલ્જીબ્રાની મદદથી નીચેનાનું સાદુ રૂપ આપો. **07**

(i) Y = ABC + AB’C + ABC’ (ii) Y = ABC + A’B + ABC’

અથવા

પ્ર.3 (a) (i) CMOS અને TTL ICs ની સરખામણી કરો. **07**

(ii) કોમ્બીનેશનલ અને સીક્વન્શલ સર્કીટની સરખામણી કરો.

(b) ઓપન ક્લેક્ટર આઉટપુટ ધરાવતો TTL NAND દોરો અને સમજાવો **07**

પ્ર.4

(a) ફુલ એડરનું ટ્રુથ ટેબલ દોરો અને બે હાફ એડરની મદદથી એની સર્કીટ દોરો. **07**

(b) લોજીક ગેટના ઉપયોગથી 4 X 1 મલ્ટીપ્લેક્ષર દોરો અને સમજાવો. **07**

અથવા

પ્ર. 4 (a) નીચેના ત્રણ વેરીયેબલ માટે કાર્નોપ મેપ દોરો અને સાદુ રૂપ આપો : **07**

(i) $F=\sum m(0,3,4,5,7)$ (ii) $F=\sum m(0,1,2,6)$ (iii) $F=\sum m(0,12,5,6)$

(b) લોજીક ગેટની મદદથી 3 X 8 ડીકોડર બનાવો અને સમજાવો. **07**

પ્ર.5

(a) 4 બીટ બાયનરી રીપલ કાઉન્ટર દોરો અને સમજાવો. **07**

(b) આની વિશે ટુંક નોંધ લખો: (i) S-R ફ્લીપ ફ્લોપ (ii) D ફ્લીપ ફ્લોપ **07**

અથવા

પ્ર.5 (a) (i) સ્ટેટીક અને ડાયનામીક RAM ની સરખામણી કરો. **07**

(ii) R-2R લેડર નેટવર્ક D/A કન્વેંટર દોરો અને સમજાવો.

(b) બ્લોક ડાયેગ્રામની મદદથી સક્સેસીવ એપ્રોક્ષીમેશન ટાઇપ ADC સમજાવો. **07**

****