Seat No.: _____ Enrolment No._____

GUJARAT TECHNOLOGICAL UNIVERSITY

DIPLOMA ENGINEERING – SEMESTER – VI • EXAMINATION – SUMMER 2017

Subject Code: 3361104 **Date:06-05-2017**

Subject Name: VLSI

Time: 10:30 AM TO 01:00 PM **Total Marks: 70**

Instructions:

1. **Attempt all questions.**
2. **Make Suitable assumptions wherever necessary.**
3. **Figures to the right indicate full marks.**
4. **Use of programmable & Communication aids are strictly prohibited.**
5. **Use of only simple calculator is permitted in Mathematics.**
6. **English version is authentic.**

Q.1 Answer any seven out of ten. દશમાંથી કોઇપણ સાતના જવાબ આપો. **14**

1. Explain MODULARITY.
   ૧. મોડ્યુલારીટી સમજાવો.
2. Define V_{OL} and V_{IL}.
   ૨. વ્યાખ્યાઇત કરો : V_{OL} અને V_{IL}
3. Explain Threshold Voltage (V_T) in MOSFET.
   ૩. MOSFET ના થ્રેસોલ્ડ વોલ્ટેજ (V_T) સમજાવો.
4. Explain W/L ratio.
   ૪. W/L રેશિયો સમજાવો.
5. Why CMOS is more preferred over other inverters?
   ૫. બીજા ઈન્વર્ટર કરતા CMOS શા માટે વધારે પસંદ કરવામાં આવે છે ?
6. Explain PINCH OFF point.
   ૬. પીન્ચ ઓફ પોઇન્ટ સમજાવો.
7. Explain Substrate Bias Effect.
   ૭. સબ્સ્ટ્રેટ બાયસ ઇફેક્ટ સમજાવો.
8. Explain CASE statement in VHDL.
   ૮. VHDLમાં CASE સ્ટેટમેન્ટ સમજાવો.
9. Implement AND GATE using 2 to 1 Multiplexer.
   ૯. ૨ to ૧ મલ્ટીપ્લેક્સરની મદદથી AND GATE બનાવો.
10. Explain ENTITY in VHDL.
    ૧૦. VHDLમાં ENTITY સમજાવો.

Q.2 (a) Short note : FPGA **03**

પ્રશ્ન. ૨ (અ) ટૂંકનોધ લખો : FPGA ૦૩

OR

(a) Short note : Standard Cell Based Design **03**

(અ) ટૂંકનોધ લખો : સ્ટાન્ડર્ડ સેલ બેઝ્ડ ડિઝાઇન. ૦૩

(b) Short note : Full Custom Design **03**

(બ) ટૂંકનોધ લખો : ફૂલ કસ્ટમ ડિઝાઇન ૦૩

OR

	(b)	Short note : Regularity	**03**
	(બ)	ટૂંકનોધ લખો : રેગ્યુલારીટી	૦૩
	(c)	Explain MOS system under external bias.	**04**
	(ક)	MOS સીસ્ટમ બાયસીંગ સાથે સમજાવો.	૦૪
		OR	
	(c)	Explain Gradual Channel Approximation.	**04**
	(ક)	ગ્રેજ્યુઅલ ચેનલ એપ્રોક્સીમેશન સમજાવો.	૦૪
	(d)	Explain Depletion load nMOS inverter.	**04**
	(ડ)	ડેપ્લેશન લોડ nMOS ઈન્વર્ટર સમજાવો.	૦૪
		OR	
	(d)	Short note: CMOS Inverter.	**04**
	(ડ)	ટૂંકનોધ લખો : CMOS ઈન્વર્ટર	૦૪
Q.3	(a)	Explain Enhancement load nMOS inverter.	**03**
પ્રશ્ન. 3	(અ)	એન્હાન્સમેંટ લોડ nMOS ઈન્વર્ટર સમજાવો.	૦૩
		OR	
	(a)	Explain Voltage Transfer Characteristic of inverter.	**03**
	(અ)	ઈન્વર્ટરની વોલ્ટેજ ટ્રાન્સ્ફર લાક્ષણીક્તા સમજાવો.	૦૩
	(b)	Explain OAI logic with suitable example.	**03**
	(બ)	યોગ્ય ઊદાહરણ સાથે OAI લોજીક સમજાવો.	૦૩
		OR	
	(b)	Explain NOR2 gate using Depletion load nMOS.	**03**
	(બ)	ડેપ્લેશન લોડ nMOSની મદદથી NOR2 ગેટ સમજાવો.	૦૩
	(c)	Realize Y= (A+B)C + D + E using CMOS logic.	**04**
	(ક)	CMOS **લોજીકનો ઉપયોગ કરી** Y= (A+B)C + D + E **ની સર્કીટ બનાવો.**	૦૪
		OR	
	(c)	Realize XOR gate using CMOS logic.	**04**
	(ક)	CMOS **લોજીકનો ઉપયોગ કરી** XOR **ગેટની સર્કીટ બનાવો.**	૦૪
	(d)	Implement 1 to 4 Multiplexer using VHDL.	**04**
	(ડ)	VHDL કોડની મદદથી ૧ to ૪ મલ્ટીપ્લેક્સર બનાવો.	૦૪
		OR	
	(d)	Implement 2 to 4 Decoder using VHDL.	**04**
	(ડ)	VHDL કોડની મદદથી ૨ to ૪ ડીકોડર બનાવો.	૦૪
Q.4	(a)	Compare Signal and Variable.	**03**
પ્રશ્ન. ૪	(અ)	સિગ્નલ અને વેરીયેબલની સરખામણી કરો.	૦૩
		OR	
	(a)	Compare Concurrent and Sequential statements.	**03**
	(અ)	કોન્કરન્ટ અને સિક્વન્સીયલ સ્ટેટમેન્ટ્સની સરખામણી કરો.	૦૩
	(b)	List Modeling styles and explain any one of them.	**04**
	(બ)	મોડલીંગ સ્ટાઇલની યાદી બનાવી કોઇ પણ એક સમજાવો.	૦૪
		OR	
	(b)	Implement Half Adder using VHDL.	**04**
	(બ)	VHDL કોડની મદદથી હાફ એડર બનાવો.	૦૪
	(c)	Explain VLSI Design Flow.	**07**

	(ક)	VLSI ડીઝાઇન ફ્લો સમજાવો.	૦૭
Q.5	(a)	Implement JK Flip Flop using VHDL.	**04**
પ્રશ્ન. ૫	(અ)	VHDL કોડની મદદથી JK ફ્લીપ ફ્લોપ બનાવો.	૦૪
	(b)	Draw and Explain NAND2 based SR latch.	**04**
	(બ)	NAND2 આધારીત SR લેચ દોરો અને સમજાવો.	૦૪
	(c)	Explain Noise Immunity and Noise Margin.	**03**
	(ક)	નોઈસ ઇમ્યૂનિટી અને નોઈસ માર્જીન સમજાવો.	૦૩
	(d)	Explain PROCESS statement.	**03**
	(ડ)	PROCESS સ્ટેટમેન્ટ સમજાવો.	૦૩

****