

Seat No.: _____

Enrolment No. _____

GUJARAT TECHNOLOGICAL UNIVERSITY
Diploma Engineering - SEMESTER-VI • EXAMINATION – SUMMER 2013

Subject Code: 361102

Date: 13/05/2013

Subject Name: VLSI Technology

Time: 10:30 am TO 01:00 pm

Total Marks: 70

Instructions:

1. Attempt all questions.
2. Make suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. English version is considered to be Authentic.

Q.1 (a) Explain Energy band diagram of MOS structure. **07**
 (b) Write short note on FPGA. **07**

Q.2 (a) Explain Bistable element behavior. **07**
 (b) Draw and explain Two input NOR gate with Depletion NMOS load. **07**

OR

Q.3 (b) Write short note on Resistive load inverter. **07**

Q.3 (a) Draw and explain Two input NAND gate CMOS logic circuit. **07**
 (b) Explain MOS structure in detail. **07**

OR

Q.3 (a) Draw and explain OAI structure with suitable example. **07**
 (b) Explain MOS system under external bias. **07**

Q.4 **07**
 (a) SR Latch based on NOR gate. **07**
 (b) CMOS inverter. **07**

OR

Q. 4 (a) Clocked J-K Latch. **07**
 (b) Pseudo NMOS implementation of OAI gate. **07**

Q.5 **07**
 (a) Explain concept of “Design Hierarchy”. **07**
 (b) Explain VHDL code to implement Half Adder. **07**

OR

Q.5 (a) Explain concept of Regularity, Modularity and Locality. **07**
 (b) Explain VHDL code to implement AND gate. **07**

પ્રશ્ન-૧	અ	MOS સ્ટ્રક્ચરનો એનરજી બેન્ડ ડાયાગ્રામ સમજાવો.	૦૭
	બ	FPGA ઉપર ટ્રંકનોંધ લખો.	૦૭
પ્રશ્ન-૨	અ	બાંયસ્ટેબલ એલીમેન્ટ બીહેવીયર સમજાવો.	૦૭
	બ	બે ઈનપુટ NOR ગેટથી ડીપ્લેશન લોડ nMOS નીસર્કીટ દોરો અને સમજાવો.	૦૭
પ્રશ્ન-૩	અથવા		
	બ	RESISTIVE લોડ ઇન્વર્ટર ઉપર ટ્રંકનોંધ લખો	૦૭
પ્રશ્ન-૩	અ	બે ઈનપુટ NAND ગેટથી CMOSની લોજિક સર્કીટ દોરો અને સમજાવો.	૦૭
	બ	MOSનું સ્ટ્રક્ચર દોરો અને સમજાવો.	૦૭
પ્રશ્ન-૪	અથવા		
	અ	યોગ્ય ઉદાહરણ સાથે OAI સ્ટ્રક્ચર દોરો અને સમજાવો.	૦૭
પ્રશ્ન-૪	બ	એક્ષ્ટરનાલ બાયસનો ઉપયોગ કરી MOS સીસ્ટમ સમજાવો.	૦૭
	અથવા		
પ્રશ્ન-૫	અ	ટ્રંકનોંધ લખો.	૦૭
	બ	નોર ગેટ આધારિત SR લેચ.	૦૭
પ્રશ્ન-૫	બ	CMOS ઇન્વર્ટર.	૦૭
	અથવા		
પ્રશ્ન-૬	અ	કલોક JK લેચ.	૦૭
	બ	OAI ગેટ નું Pseudo NMOS ઇમ્પલીમેન્ટેશન.	૦૭
પ્રશ્ન-૭	અ	ડિઝાઇન હાઈરાર્કીનો કોન્સેપ્ટ સમજાવો.	૦૭
	બ	VHDL કોડની મદદ થી HALF ADDER બનાવો.	૦૭
પ્રશ્ન-૮	અથવા		
	અ	રેગ્યુલારીટી, મોડિયુલારીટી અને લોકાલીટીનો કોન્સેપ્ટ સમજાવો.	૦૭
પ્રશ્ન-૮	બ	VHDL કોડની મદદ થી AND ગેટ બનાવો.	૦૭
