Seat No.: _____ Enrolment No._____

GUJARAT TECHNOLOGICAL UNIVERSITY

DIPLOMA ENGINEERING - SEMESTER–VI • EXAMINATION – WINTER • 2014

Subject Code: 361102 **Date: 28-11-2014**

Subject Name: VLSI Technology

Time: 02:30 pm - 05:00 pm **Total Marks: 70**

Instructions:

1. **Attempt all questions.**
2. **Make suitable assumptions wherever necessary.**
3. **Figures to the right indicate full marks.**
4. **English version is considered to be Authentic.**

Q.1	(a)	Explain VLSI design flow using Y- Chart.	**07**
	(b)	Explain criteria for Design quality improvement.	**07**
Q.2	(a)	Write short note on FPGA.	**07**
	(b)	Explain NMOS inverter with Resistive Load.	**07**
		OR	
	(b)	Explain Depletion load NMOS inverter.	**07**
Q.3	(a)	Draw and explain CMOS NOR2 gate.	**07**
	(b)	Explain the operation of MOSFET transistor.	**07**
		OR	
Q.3	(a)	Draw and explain CMOS NAND2 gate.	**07**
	(b)	Draw and explain Energy band diagram for MOS structure.	**07**
Q.4	(a)	Draw & Explain CMOS SR latch using NAND2 gate.	**07**
	(b)	Write short note on CMOS ring oscillator.	**07**
		OR	
Q. 4	(a)	Implement logic function $Z = \overline{A(D + E) + BC}$ using CMOS.	**07**
	(b)	Explain CMOS inverter.	**07**
Q.5	(a)	Explain Clocked J-K Latch.	**07**
	(b)	Write VHDL code for 4 X 1 Multiplexer.	**07**
		OR	
Q.5	(a)	Write VHDL code for Half Subtractor.	**07**
	(b)	Explain signal delay in FPGA.	**07**

****

ગુજરાતી

પ્રશ્ન. ૧	અ	VLSI ડિઝાઈન ફ્લો Y- Chart ની મદદ થી સમજાવો.	૦૭
	બ	ડિઝાઈન ગુણવત્તા સુધારવા માટેના માપદંડ સમજાવો.	૦૭
પ્રશ્ન. ૨	અ	FPGA પર ટૂંકનોંધ લખો.	૦૭
	બ	રેઝિઝ્ટીવ લોડ સાથેનું NMOS ઇનવર્ટર સમજાવો.	૦૭
		અથવા	
	બ	ડેપ્લેસન લોડ NMOS ઇનવર્ટર સમજાવો.	૦૭
પ્રશ્ન. ૩	અ	CMOS NOR2 ગેટ દોરો અને સમજાવો.	૦૭
	બ	MOSFET ટ્રાન્ઝીસ્ટર નું ઓપરેશન સમજાવો.	૦૭
		અથવા	
પ્રશ્ન. ૩	અ	CMOS NAND2 ગેટ દોરો અને સમજાવો.	૦૭
	બ	MOS સ્ટ્રક્ચર માટેનો એનર્જિ બેન્ડ ડાયાગ્રામ દોરો અને સમજાવો.	૦૭
પ્રશ્ન. ૪	અ	CMOS SR લેચ NAND2 ગેટ ની મદદ દોરો અને સમજાવો.	૦૭
	બ	CMOS રિંગ ઓસીલેટર પર ટૂંકનોંધ લખો.	૦૭
		અથવા	
પ્રશ્ન. ૪	અ	$Z = \overline{A(D + E) + BC}$ લોજિક ફંકશન CMOS ની મદદ થી દોરો.	૦૭
	બ	CMOS ઇનવર્ટર સમજાવો.	૦૭
પ્રશ્ન. ૫	અ	ક્લોક J-K લેચ સમજાવો.	૦૭
	બ	4 X 1 મલ્ટિપ્લેક્ષર માટે VHDL કોડ લખો.	૦૭
		અથવા	
પ્રશ્ન. ૫	અ	હાફ સબટ્રેકટર માટે VHDL કોડ લખો.	૦૭
	બ	FPGA માં આવતો સીગ્નલ ડીલે સમજાવો.	૦૭

****